

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0020192
Application Number

출원년월일 : 2003년 03월 31일
Date of Application MAR 31, 2003

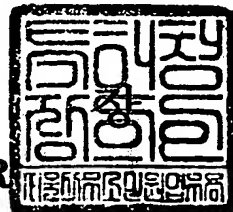
출원인 : 비오이 하이디스 테크놀로지 주식회사
Applicant(s) BOE Hydys Technology Co., Ltd.



2003 년 05 월 29 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0020
【제출일자】	2003.03.31
【발명의 명칭】	액정표시장치의 도트반전구동방법
【발명의 영문명칭】	The Dot Inversion Driving Method Of LCD
【출원인】	
【명칭】	비오이 하이디스 테크놀로지 주식회사
【출원인코드】	1-2002-047909-7
【대리인】	
【성명】	강성배
【대리인코드】	9-1999-000101-3
【포괄위임등록번호】	2003-006996-3
【발명자】	
【성명의 국문표기】	최유진
【성명의 영문표기】	CHOI, Yu Jin
【주민등록번호】	680126-1117911
【우편번호】	467-850
【주소】	경기도 이천시 대월면 현대6차아파트 604동 902호
【국적】	KR
【발명자】	
【성명의 국문표기】	정진영
【성명의 영문표기】	JEONG, Jin Young
【주민등록번호】	701225-1896514
【우편번호】	442-739
【주소】	경기도 수원시 팔달구 영통동 황골마을주공아파트 104동 502호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 배 (인)

【수수료】

【기본출원료】	11	면	29,000	원
---------	----	---	--------	---

【가산출원료】	0	면	0	원
---------	---	---	---	---

【우선권주장료】	0	건	0	원
----------	---	---	---	---

【심사청구료】	0	항	0	원
---------	---	---	---	---

【합계】	29,000	원		
------	--------	---	--	--

【첨부서류】	1. 요약서·명세서(도면)_1통			
--------	-------------------	--	--	--

【요약서】**【요약】**

본 발명은 액정표시장치의 도트 반전구동방법을 개시한다. 특히 R,G,B 도트가 각각 컬럼방향으로 차례로 배열되고, 2개의 컬럼을 주기로 극성이 반전되는 액정패널의 도트 반전 구동방법에 있어서, 상기 액정패널의 12개의 컬럼단위로 한 셋트를 이루어 구동되고, 각각의 이웃하는 셋트는 대응되는 컬럼의 극성이 반대로 구동되며, 동일 셋트내에서는 2개의 컬럼 단위로 도트 반전구동을 함으로써 그리니쉬 현상을 제거하여 고화질의 영상을 실현하는데 그 목적이 있다.

【대표도】

도 2a

【명세서】**【발명의 명칭】**

액정표시장치의 도트반전구동방법{The Dot Inversion Driving Method Of LCD}

【도면의 간단한 설명】

도 1은 1도트 반전구동방식으로 구동하였을때의 구동패턴.

도 2는 도 1의 1도트 반전구동방식으로 구동하였을 경우를 나타낸 파형도.

도 3은 본 발명에 의한 구동방식으로 구동하였을 때의 구동 패턴과 그때의 공통전압을 나타낸 파형도.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<4> 본 발명은 액정패널의 도트반전 구동방법에 관한 것으로, 보다 상세하게는 1도트 반전구동을 하였을 경우, 화면이 희미해지는 그리니쉬(Greenish)현상을 없애기 위해 2도트 반전구동방식으로 액정패널을 구동하는 방법에 관한 것이다.

<5> 일반적으로 액정패널을 구동시키기 위해 인가하는 구동전압은 도트단위나 라인단위 또는 프레임 단위로 극성이 반전된다. 그 이유는 동일한 극성의 구동전압이 계속적으로 액정셀에 인가되면, 액정물질내의 이온성 불순물의 침전으로 인해 화소 전극과 대향전극에서 전기, 화학적 변화가 일어나고, 이것은 화면의 표시 민감도와 휘도를 저하시키는 원인이된다. 그러므로 이것을 방지하기 위하여, 액정셀에 인가되는 전압의 극성을 주기적으로 반전시키는 것이 필요하며 이와 같은 구동방식을 반전구동방식이라 한다.

- <6> 반전구동방식에는 프레임 단위로 극성을 반전시키는 프레임 반전, 라인 단위로 극성을 반전시키는 라인 반전, 화소 단위로 극성을 반전시키는 도트 반전이 있다.
- <7> 도트 반전방식은 액정패널에 공급되는 데이터 신호들의 극성이 액정패널상의 소오스 라인및 게이트라인마다 그리고 프레임마다 반전된다.
- <8> 이러한 반전단위에 따라 상하 좌우 인접하는 화소 전극간의 극성이 서로 반대인 1도트 반전구동방식과, 좌우에 인접하는 화소전극간의 극성과 상하 좌우 인접하는 화소전극간의 극성이 각각 2개의 컬럼(column)과 로우(row) 단위로 반전되는 2도트 반전구동방식으로 나뉜다.
- <9> 도 1은 1도트 반전구동방식으로 구동하였을때의 구동 패턴을 나타낸다.
- <10> 도시된 바와 같이, 첫번째 화소(1)가 '+'극성으로 충전된 다음에 두번째 화소(2)가 '-'로 변이 되는 순간, 첫 번째 화소의 화소 전극과 두번째 화소의 화소 전극간의 기생커패시턴스를 통한 교류(AC)전류가 발생되어 두번째 화소(2)의 화소전극의 충전률이 저하된다. 따라서 첫번째 화소(1)에 비하여 두번째 화소(2)의 휘도가 충전률전하에 따라 감소하므로 화면상에는 화소별로 희미한 휘도차, 즉 그리니쉬(Greenish)가 발생하게 된다.
- <11> 도 2는 도 1의 1도트 반전구동방식으로 구동하였을 경우, 인가되는 구동전압및 그때의 공통전압을 나타낸 파형도이다.
- <12> 도시된 바와 같이, 각 화소(1,2,3/4,5,6)에 인가되는 전압의 충전양이 극성반전에 따라 비대칭적으로 충전되므로 그로 인해 화소전극내에 발생하는 기생커패시턴스가 발생하여 공통전압(Vcom)이 왜곡되는 것이다.

【발명이 이루고자 하는 기술적 과제】

- <13> 이에 본 발명은 상기 종래기술의 문제점을 해결하기 위하여 안출한 것으로서, 종래의 1도트 반전구동방식 대신 2도트 반전구동방식을 사용하고, 2도트 반전 배치를 변형하여 사용함으로써 공통전압에 발생하는 왜곡현상을 없애는 액정표시장치의 도트 반전방법을 제공함에 그 목적이 있다.

【발명의 구성 및 작용】

- <14> 상기 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 도트 반전구동방법은 R,G,B 도트가 각각 컬럼방향으로 차례로 배열되고, 2개의 컬럼을 주기로 극성이 반전되는 액정패널의 도트 반전 구동방법에 있어서,
- <15> 상기 액정패널의 12개의 컬럼단위로 한 셋트를 이루어 구동되고, 각각의 이웃하는 셋트는 대응되는 컬럼의 극성이 반대로 구동되며, 동일 셋트내에서는 2개의 컬럼 단위로 도트 반전구동을 하는 것을 특징으로 한다.
- <16> 일반적으로 액정표시장치는 액정패널과 소오스 드라이버와 게이트 드라이버와 컨트롤러부 및 전원회로를 포함한다.
- <17> 상기 컨트롤러부에 의해서 생성된 타이밍 신호에 따라, 소오스 드라이버와 게이트 드라이버 및 전원회로가 제어된다. 상기 컨트롤러부는 소오스 드라이버에 대해서는 1수평 주사 단위의 데이터를 순차적으로 전송함과 동시에, 내부에서 생성한 수평동기 신호와 반전구동타이밍을 나타내는 극성반전신호를 공급한다.
- <18> 또한 컨트롤러부는 게이트 드라이버에 대해서는 내부에서 생성한 수직동기신호를 공급하고 전원회로에 대하여 대향 전극전압극성반전신호를 공급한다.

- <19> 상기 신호들에 의해 소오스 드라이버는 수평동기 신호에 동기하여 1수평주사단위의 화상데이터에 근거하여 소오스 라인을 구동하고, 게이트 드라이버는 수직동기신호를 동기하여 액정패널에 매트릭스형으로 배치된 박막트랜지스터의 게이트 전극에 접속되는 게이트 라인을 구동한다.
- <20> 전원회로는 내부에서 생성한 공통전압을 공통전극전압 극성반전신호에 동기하여 극성 반전을 실행하면서 액정패널의 각 공통전극에 공통전압을 공급한다.
- <21> 이하, 도면을 참조하여 본 발명에 의한 액정표시장치의 2-도트 반전구동방법을 상세히 설명한다.
- <22> 도 3a 내지 3b은 본 발명에 의한 2-도트 반전구동방법을 나타낸 구동 패턴과 그때의 공통전압을 나타낸 파형도이다.
- <23> 본 발명에 따른 액정표시장치는 다수의 게이트 라인과 상기 다수의 게이트 라인과 교차하는 다수의 데이터 라인, 상기 다수의 데이터 라인과 게이트 라인이 교차하는 영역에 형성된 박막트랜지스터가 행렬형태로 배열된 다수의 화소를 포함한다. 각 화소는 R,G,B도트로 이루어져 있으며 상기 R,G,B도트는 액정패널에 컬럼 방향으로 배열된 구조이다.
- <24> 상기 액정표시장치의 구동방법은 컨트롤러부에서 액정패널을 반전구동시키기 위한 구동신호를 발생하여 상기 액정패널의 측부에 배치된 소오스 드라이버및 게이트 드라이버로 각각 공급하고, 소오스 드라이버가 상기 컨트롤러로부터의 구동신호에 대응되는 게조전압을 소오스 라인으로 공급하는 방식이다.

- <25> 여기서 본 발명은 1도트 반전구동방식에서 발생하는 그리니쉬 현상을 없애기 위하여 도시된 바와 같이, 2도트 반전구동방식으로 액정패널에 구동신호를 인가한다.
- <26> 즉, 컬럼방향으로 2개의 컬럼단위로 극성반전 구동신호를 인가하고 12개의 컬럼을 단위로 한 셋트(1~12)를 이루며, 첫번째 셋트(1~12)와 다음 두번째 셋트(13~24)끼리는 서로 대응하는 컬럼이 반대의 극성을 이루도록 배치하여 구동신호를 인가한다.
- <27> 예를 들어 1번째 컬럼은 '+'극성이고 13번째 컬럼은 '-' 극성으로 서로 반대극성을 지니고, 마찬가지로 2번째컬럼과 14번째 컬럼 역시 반대의 극성을 지니도록 구성한다. 또한, 동일 셋트내에서는 2개의 컬럼을 단위로 2도트 극성 반전 구동을 하는 방법으로 액정표시장치를 반전구동한다. 결국 이러한 구동방식을 통해 1도트 반전구동에서 각 화소간의 충전량의 차이로 인한 그리니쉬 현상을 방지할 수 있다.
- <28> 즉, 2개의 컬럼을 단위로 2도트 극성 반전구동을하고 12컬럼을 한셋트로 다음 12컬럼과 대응하는 컬럼을 반대극성으로 구성하여 구동을 하게되면 공통전압의 왜곡현상을 방지할 수 있다.

【발명의 효과】

- <29> 이상에서와 같이, 본 발명에 따른 액정표시장치의 도트반전구동방법에 의하면, 화소간의 충전량의 차이로 발생하는 공통전압의 왜곡현상을 제거하여 화면에서 나타나게되는 그리니쉬 현상을 방지함으로써 고화질의 화면을 표시할 수 있는 효과가 있다.
- <30> 한편, 본 발명은 상술한 특징의 바람직한 실시예에 한정되지 아니하며, 청구 범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

【특허청구범위】**【청구항 1】**

R,G,B 도트가 각각 컬럼방향으로 차례로 배열되고, 2개의 컬럼을 주기로 극성이 반전되는 액정패널의 도트 반전 구동방법에 있어서,

상기 액정패널의 12개의 컬럼단위로 한 셋트를 이루어 구동되고, 각각의 이웃하는 셋트는 대응되는 컬럼의 극성이 반대로 구동되며, 동일 셋트내에서는 2개의 컬럼 단위로 도트 반전구동을 하는 액정패널의 도트반전 구동방법.

【청구항 2】

제 1항에 있어서,

상기 액정패널의 로우 방향은 1라인씩 반전 구동하는 것을 특징으로 하는 액정패널의 도트반전 구동방법.

【청구항 3】

제 1항에 있어서,

상기 액정패널의 로우 방향은 2라인씩 반전 구동하는 것을 특징으로 하는 액정패널의 도트반전 구동방법.

【도 1a】

[illegible]

The diagram illustrates the mapping of a 3D lattice to a 2D lattice. On the left, a 3D lattice is shown with axes labeled $(1,2,3)$ and $(4,5,6)$. The lattice is composed of solid and dashed lines. A large arrow points from the 3D lattice to the right, where a 2D lattice is shown. The 2D lattice has a vertical axis labeled V_{com} . The mapping is indicated by the large arrow and the corresponding axes.

1 2 3 4 5 6

R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
+	+	-	-	+	+	-	-	+	+	-	-	+	+	-	-	+	+
R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
-	-	+	+	-	-	+	+	-	-	+	+	-	-	+	+	-	-
R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
+	+	-	-	+	+	-	-	+	+	-	-	+	+	-	-	+	+
R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B
-	-	+	+	-	-	+	+	-	-	+	+	-	-	+	+	-	-

 V_{com}